



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **11074412 A**(43) Date of publication of application: **16 . 03 . 99**

(51) Int. Cl.

**H01L 23/12**  
**H01L 21/56**  
**H01L 21/60**  
**H01L 23/14**

(21) Application number: **09249998**(22) Date of filing: **28 . 08 . 97**

(71) Applicant: **HITACHI LTD HITACHI TOKYO  
 ELECTRON CO LTD HITACHI  
 TOBU SEMICONDUCTOR LTD**

(72) Inventor: **MORIGUCHI HIROSHI  
 ENDO TSUNEO  
 NAKAJIMA KOICHI**

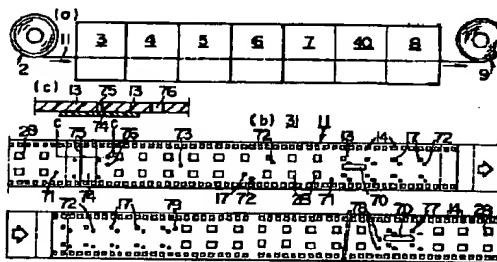
**(54) METHOD AND DEVICE FOR MANUFACTURING  
 SEMICONDUCTOR DEVICE**

**(57) Abstract:**

**PROBLEM TO BE SOLVED:** To control manufacturing by a tape carrier itself.

**SOLUTION:** An integrated manufacturing device for COB (chip-on-board package) has a loading device 2, a chip bonding device 3, an information display device 4, a curing device 5, a wire bonding device 6, a buffer 7, a transfer molding device 40, a residue removing device 8, and an unloading device 9. These devices are arranged in series. The information display device 4 displays a start display hole 71 for displaying the start, an end display hole 79 for displaying end, a change display hole 78 for displaying the changes of kinds or materials and the lot, a defect display hole 72 for displaying defects, a pitch display hole 73 for displaying pitch, and a joint display hole 76 for displaying a joint 75 by adhesive tapes of a tape carrier 11. Thus, the holding of the joint in molding a forming block by the detection of the joint display hole can be prevented at the time of formation, and the leaking of resin can be avoided.

COPYRIGHT: (C)1999,JPO



(51) IntCl.<sup>6</sup>

識別記号

FI

H01L 23/12

H01L 23/12

Q

21/56

21/56

E

21/60

311

21/60

311W

23/14

23/14

311R

R

審査請求 未請求 請求項の数11 FD (全 13 頁)

(21) 出願番号

特願平9-249998

(22) 出願日

平成9年(1997) 8月28日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71) 出願人 000233505

日立東京エレクトロニクス株式会社

東京都青梅市藤橋3丁目3番地の2

(71) 出願人 000233527

日立東部セミコンダクタ株式会社

埼玉県入間郡毛呂山町大字旭台15番地

(72) 発明者 森口 博司

東京都青梅市藤橋3丁目3番地2 日立東

京エレクトロニクス株式会社内

(74) 代理人 弁理士 梶原 辰也

最終頁に続く

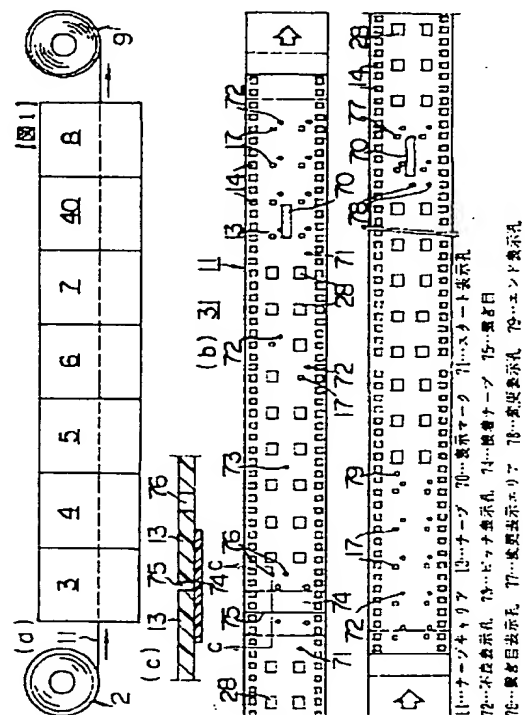
(54) 【発明の名称】 半導体装置の製造方法および装置

(57) 【要約】

【課題】 テープキャリア自体によって製造を制御する。

【解決手段】 COB・ICの一貫製造装置1はローディング装置2、チップボンディング装置3、情報表示装置4、キュー装置5、ワイヤボンディング装置6、バッファ装置7、トランスファ成形装置40、残渣成形体除去装置8およびアンローディング装置9を備えており、これらが直列に並べられている。情報表示装置4は開始を表示するスタート表示孔71、終了を表示するエンド表示孔79、品種やロットの変更を表示する変更表示孔78、不良を表示する不良表示孔72、ピッチを表示するピッチ表示孔73、テープキャリア11の粘着テープ74による緊ぎ目75を表示する緊ぎ目表示孔76を表示する。

【効果】 成形時に、緊ぎ目表示孔の検出で緊ぎ目が成形型に挟まれるのを防止でき、レジンの漏洩を回避できる。



## 【特許請求の範囲】

【請求項 1】 長手方向に送られて半導体チップが順次搭載されて行くテープキャリアのテープに、製造の制御に関する情報を表示する表示部が付されることを特徴とする半導体装置の製造方法。

【請求項 2】 長手方向に送られるテープキャリアに半導体チップが長手方向に間隔を置かれて順次搭載されて行く搭載工程と、前記半導体チップを樹脂封止する樹脂封止体が前記テープキャリアに成形される樹脂封止体成形工程とを備えている半導体装置の製造方法において、前記テープキャリアのテープに製造の制御に関する情報を表示する表示部が付されることを特徴とする半導体装置の製造方法。

【請求項 3】 前記搭載工程が、前記半導体チップが前記テープキャリアに固着される固着工程と、前記テープキャリアに固着されたアウタリードと前記半導体チップの電極パッドとが電氣的に接続される接続工程とを備えていることを特徴とする請求項 2 に記載の半導体装置の製造方法。

【請求項 4】 前記搭載工程が、前記半導体チップを前記テープキャリアに機械的かつ電氣的に接続するように構成されていることを特徴とする請求項 2 に記載の半導体装置の製造方法。

【請求項 5】 前記樹脂封止体成形工程が、前記樹脂封止体を加圧成形法によって成形するように構成されていることを特徴とする請求項 2、3 または 4 に記載の半導体装置の製造方法。

【請求項 6】 前記樹脂封止体成形工程が、前記樹脂封止体をポッティング法によって成形するように構成されていることを特徴とする請求項 2、3 または 4 に記載の半導体装置の製造方法。

【請求項 7】 前記表示部が前記テープに開設される小孔によって構成されていることを特徴とする請求項 1、2、3、4、5 または 6 に記載の半導体装置の製造方法。

【請求項 8】 前記表示部として、開始を表示するスタート表示部と、終了を表示するエンド表示部と、変更を表示する変更表示部と、不良を表示する不良表示部と、ピッチを表示するピッチ表示部と、テープキャリアの緊ぎ目を表示する緊ぎ目表示部とが設定されていることを特徴とする請求項 1、2、3、4、5、6 または 7 に記載の半導体装置の製造方法。

【請求項 9】 長手方向に送られるテープキャリアに半導体チップを長手方向に間隔をおいて搭載する搭載装置と、前記半導体チップを樹脂封止する樹脂封止体を前記テープキャリアに成形する樹脂封止体成形装置とを備えている半導体装置の製造装置において、前記テープキャリアのテープに製造制御情報表示部を付する情報表示装置が設けられていることを特徴とする半導体装置の製造装置。

【請求項 10】 前記情報表示装置が、前記テープの所定位置に製造制御情報表示部として小孔を開設するように構成されていることを特徴とする請求項 9 に記載の半導体装置の製造装置。

【請求項 11】 前記情報表示装置は、開始を表示するスタート表示部と、終了を表示するエンド表示部と、変更を表示する変更表示部と、不良を表示する不良表示部と、ピッチを表示するピッチ表示部と、テープキャリアの緊ぎ目を表示する緊ぎ目表示部とを表示するように構成されていることを特徴とする請求項 9 または 10 に記載の半導体装置の製造装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、半導体装置の製造技術、特に、テープキャリアを使用して半導体装置を製造する際の制御技術に関し、例えば、チップ・オン・ボードパッケージ（以下、COBという。）やテープ・キャリア・パッケージ（以下、TCPという。）を備えている半導体装置の製造に利用して有効なものに関する。

## 【0002】

【従来の技術】一般に、COBを備えている半導体集積回路装置（以下、COB・ICという。）はICカードに広く使用されている。すなわち、ICカードはCOB・ICがプラスチック製カードに内蔵されて構成されている。ICカードのうちCOB・ICによってマイクロコンピュータが構築されたものは、スマートカードと呼ばれており、また、EEPROMやフラッシュメモリ等を有するICを用いるものはメモ리카ードと呼ばれている。COB・ICはプラスチック製カードの一端部寄りの表面に没設されている収納凹部内に挿入されて接着剤によって接着されており、アウタリードが収納凹部外に露出されている。

【0003】ICカードに使用される従来のCOB・ICとして、絶縁性を有するシート的一方の主面に複数個のアウタリードが固着されるとともにシートの所定のアウタリードに対向した位置に複数個の接続孔が開設されているキャリアと、前記シートの他方の主面の上に固着されている半導体チップと、一端部が前記各アウタリードに各接続孔においてボンディングされ他端部が前記半導体チップの各電極パッドにボンディングされて各アウタリードと半導体チップとを電氣的に接続しているワイヤと、前記半導体チップおよび前記ワイヤ群を樹脂封止している樹脂封止体とを備えているものがある。

【0004】なお、この種の半導体装置とその製造方法およびそれを用いたICカードを述べてある例としては、特開平 2-112264 号公報がある。

## 【0005】

【発明が解決しようとする課題】ICカードの需要の増加に伴って、COB・ICをテープキャリアを使用して大量生産する技術の開発が要望されている。ここで、テ

テープキャリアを使用した IC の製造方法において大量生産を実現するには、テープキャリアを粘着テープによって緊ぎ合わせるにより生産を継続させて行く必要がある。また、COB・IC をテープキャリアを使用して製造する方法においては、テープキャリアに樹脂封止体をトランスファ成形方法によって成形する必要がある。ところが、テープキャリアへの樹脂封止体のトランスファ成形方法の実施に際して、テープキャリアの緊ぎ目である粘着テープの段差部がトランスファ成形装置の成形型における合わせ面間に挟み込まれると、粘着テープの段差部から成形材料である液状の樹脂が漏洩するため、樹脂封止体の成形不良や成形型の汚損等の問題が発生する。

【0006】本発明の目的は、テープキャリア自体によって製造を制御することができる半導体装置の製造技術を提供することにある。

【0007】本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【0008】

【課題を解決するための手段】本願において開示される発明のうち代表的なものの概要を説明すれば、次の通りである。

【0009】すなわち、長手方向に送られるテープキャリアに半導体チップが長手方向に間隔を置かれて順次搭載されて行く搭載工程と、前記半導体チップを樹脂封止する樹脂封止体が前記テープキャリアに成形される樹脂封止体成形工程とを備えている半導体装置の製造方法において、前記テープキャリアのテープに製造の制御に関する情報を表示する表示部が付されることを特徴とする。

【0010】前記した手段において、例えば、テープキャリアの緊ぎ目を表示する緊ぎ目表示部をテープキャリアにおける緊ぎ目の上手に付することにより、トランスファ成形方法の実施に際して緊ぎ目を予め認識することができるため、緊ぎ目を避けることができる。その結果、テープキャリアへの樹脂封止体のトランスファ成形方法による成形を実現することができる。

【0011】

【発明の実施の形態】図 1 は本発明の一実施の形態である COB・IC の製造方法を示しており、(a) はその製造装置の模式図、(b) はその製品の一部省略平面図、(c) は (b) の c-c 線に沿う拡大部分断面図である。図 2 は COB・IC を示しており、(a) は正面断面図、(b) は一部切斷側面図、(c) は (b) の c-c 線に沿う拡大部分正面断面図である。図 3 は COB・IC の一部切斷平面図である。図 4 以降図 10 までは COB・IC の製造方法における各工程を説明するための各説明図である。図 11 は本発明の COB・IC が使用された IC カードを示し、(a) は平面図、(b) は

(a) の b-b 線に沿う拡大部分断面図である。

【0012】本実施形態において、本発明に係る半導体装置の製造方法は、IC カードに使用される COB・IC の製造方法として構成されており、COB・IC の一貫製造装置（以下、一貫製造装置という。）1 によって実施される。一貫製造装置 1 はローディング装置 2、チップボンディング装置 3、情報表示装置 4、キュア装置 5、ワイヤボンディング装置 6、パッファ装置 7、トランスファ成形装置 40、残渣成形体除去装置 8 およびアンローディング装置 9 を備えており、これらが直列に並べられている。

【0013】ローディング装置 2 はリールに巻回されたテープキャリアをチップボンディング装置 3 に繰り出すとともに、ピッチ送りする。チップボンディング装置 3 は半導体チップをテープキャリアに接着剤によって固着する。情報表示装置 4 はテープキャリアのテープに製造制御情報表示部を表示する。キュア装置 5 は接着剤を硬化させる。ワイヤボンディング装置 6 は半導体チップとアウタリードとの間を電氣的に接続するためのワイヤをボンディングする。パッファ装置 7 はワイヤボンディング装置 6 とトランスファ成形装置 40 との間のタイムラグを調整する。トランスファ成形装置 40 はテープキャリアに搭載された半導体チップおよびワイヤを樹脂封止する樹脂封止体を成形する。残渣成形体除去装置 8 はテープキャリアに付着したランナ成形体やゲート成形体の残渣成形体を除去する。

【0014】本実施形態に係る COB・IC 10 はキャリア 12 および半導体チップ 21 を備えている。キャリア 12 は絶縁性および可撓性を有する略正方形薄板形状のシート 15 を備えており、シート 15 の一方の主面には 9 個のアウタリード 16 が固着されている。9 個のアウタリード 16 は 1 個の長方形のアウタリード（以下、中央部のアウタリードという。）16a の両長辺の脇に他の 8 個のアウタリード（以下、両脇のアウタリードということがある。）が対称形に配置されている。アウタリード 16 のそれぞれは互いに切り離されて電氣的に非接続の状態になっている。すなわち、両脇のアウタリード 16 のそれぞれは互いに電氣的に非接続の状態になっているとともに、両脇のアウタリード 16 群と中央部のアウタリード 16a とは電氣的に非接続の状態になっている。

【0015】シート 15 における中央部のアウタリード 16a に対向する位置には半導体チップ收容孔 17 が開設されており、中央部のアウタリード 16a は半導体チップ收容孔 17 の一端開口を閉塞して底において露出した状態になっている。半導体チップ 21 は半導体チップ收容孔 17 の底で露出した中央部のアウタリード 16a の上に固着されている。シート 15 の両脇のアウタリード 16 に対向した位置には複数個の接続孔 18 がそれぞれ開設されている。半導体チップ 21 のシート 15 と反

対側の主面に形成された各電極パッド 22 には、一端部が両脇のアウタリード 16 のそれぞれに各接続孔 18 においてボンディングされたワイヤ 26 の他端部がボンディングされており、両脇のアウタリード 16 と半導体チップ 21 とは各ワイヤ 26 によって電氣的に接続されている。ここで、両脇のアウタリード 16 群と中央部のアウタリード 16 a とは電氣的に非接続の状態になっているので、中央部のアウタリード 16 a は両脇のアウタリード 16 群と電氣的に非接続の状態になっている。半導体チップ 21 およびワイヤ 26 群は樹脂封止体 28 によって樹脂封止されている。

【0016】以下、本発明の一実施形態である COB・IC の製造方法を説明する。この説明により、前記構成に係る COB・IC の構成の詳細が共に明らかにされる。

【0017】本実施形態に係る COB・IC の製造方法には、図 4 に示されているテープキャリア 11 が使用される。テープキャリア 11 は多数のキャリア（以下、単位キャリアという。）12 から構成されており、シートの素材になるテープ 13 を備えている。テープ 13 は絶縁性および可撓性を有する樹脂が使用されて、一定幅の細長いテープ形状に形成されている。テープ 13 の両端辺には送り孔 14 が多数個、長手方向に等間隔に整列されてそれぞれ開設されている。テープ 13 の両方の送り孔 14 群の列の間には一対のシート 15、15 が短手方向に隣合わせに並べられて仮想的に形成されており、両方のシート 15 群はテープ 13 の両側においてそれぞれ一列ずつに整列した状態になっている。

【0018】各単位キャリア 12 のシート 15 において一方の主面（以下、第 1 主面という。）には 9 個のアウタリード 16 が、中央部のアウタリード 16 a の両脇に両脇のアウタリード 16 が 4 個ずつ左右対称形にそれぞれ配されて固着されている。アウタリード 16 群はテープ 13 の第 1 主面に貼着された銅箔がリソグラフィ処理およびエッチング処理によってパターンニングされて形成され、5 μm のニッケルめっき被膜および 0.1 μm の金めっき被膜（いずれも図示せず）が被着されたものである。アウタリード 16 のそれぞれは互いに切り離されて電氣的に非接続の状態になっている。

【0019】シート 15 の中央部には半導体チップ收容孔（以下、收容孔という。）17 が、第 1 主面とは他方の主面（以下、第 2 主面という。）側から開設されており、收容孔 17 の底には中央部のアウタリード 16 a が露出した状態になっている。シート 15 の收容孔 17 の両脇には 8 個の接続孔 18 が 4 個ずつ、対称形に配されて第 2 主面側から開設されており、各接続孔 18 の底には両脇のアウタリード 16 のそれぞれが露出した状態になっている。

【0020】各単位キャリア 12 のシート 15 において第 2 主面にはキャビティ用レジスト層 19 が收容孔 1

7 および接続孔 18 群を取り囲むように略正方形枠形状に形成されており、キャビティ用レジスト層 19 は後述するトランスファ形成装置におけるキャビティの外縁に対応するように設定されている。キャビティ用レジスト層 19 の外周における送り孔 14 側の所定の部位にはゲート用レジスト層 20 が一定幅の略矩形形状に形成されており、ゲート用レジスト層 20 は後述するトランスファ形成装置におけるゲートに対応するように設定されている。キャビティ用レジスト層 19 およびゲート用レジスト層 20 はスクリーン印刷法によって塗布された後に紫外線によって硬化されて形成されており、厚さは 10 ~ 30 μm に設定されている。

【0021】以上のように構成されたテープキャリア 11 は、リールに巻回された状態で一貫製造装置 1 のローディング装置 2 に供給される。ローディング装置 2 はテープキャリア 11 を巻き終わり端からチップボンディング装置 3 に繰り出して行く。ローディング装置 2 から繰り出されたテープキャリア 11 はピッチ送りされる。チップボンディング装置 3 においては繰り出されたテープキャリア 11 に半導体チップ（以下、チップという。）を固着させるチップボンディング工程が、図 5 に示されているように実施される。チップ 21 は IC の製造工程における所謂前工程において半導体ウエハの状態でマイクロコンピュータの集積回路を作り込まれた後に、同じく後工程のダイシング工程において收容孔 17 の大きさよりも小さい小片にダイシングされることにより、製造された IC 構造物である。チップ 21 の一方の主面（以下、第 1 主面という。）における外周辺部には電極パッド 22 が複数個（本実施形態では 6 個）、形成されている。ちなみに、電極パッド 22 も半導体ウエハの状態で形成される。チップ 21 の第 1 主面と反対側の主面（以下、第 2 主面という。）には VCC 電極 23 が設定されている。

【0022】チップボンディング装置 3 において、テープキャリア 11 における收容孔 17 の底で露出した中央部のアウタリード 16 a の上には、絶縁性を有する接着剤がディスペンサ（図示せず）によって塗布され、接着剤層 24 が形成される。接着剤層 24 を組成する接着剤の中には絶縁性を有するフィラー 25 が混入されており、フィラー 25 の粒径は 20 ~ 100 μm に形成されている。続いて、コレット（図示せず）によって真空吸着保持されたチップ 21 が接着剤層 24 に接着される。接着剤には粒径 20 ~ 100 μm の絶縁性を有するフィラー 25 が混入されているため、接着剤層 24 によって收容孔 17 の中央部のアウタリード 16 a の上に接着された状態において、チップ 21 は中央部のアウタリード 16 a に対して完全に絶縁を維持した状態になる。

【0023】チップボンディング装置 3 を通過したテープキャリア 11 は情報表示装置 4 に至る。情報表示装置 4 はテープキャリア 11 のテープ 13 における所定位置

に、製造の制御に関する情報を表示する表示部を図 1 に示されているようにそれぞれ表示する。まず、テープキャリア 1 1 の始端部には、これから製造しようとする製品の品種名やロット名等の製品を特定するのに必要な情報を表示する表示マーク 7 0 が表示される。例えば、表示マーク 7 0 は英字や数字等によって予め表現されており、ドットプリンタ等（図示せず）が使用されてテープ 1 3 に印刷されることにより表示される。ちなみに、チップボンディング装置 3 において、テープキャリア 1 1 の始端部にはチップ 2 1 が所定行数（図示例では 5 行）だけ連続してチップボンディングされない。したがって、情報表示装置 4 はこのチップボンディングされていないエリアを認識することにより、表示マーク 7 0 を自動的に表示する。

【0024】また、テープキャリア 1 1 の始端部には、開始を表示するスタート表示部としてのスタート表示孔 7 1 が所定の位置に穿孔される。ちなみに、穿孔はテープキャリア 1 1 のテープ 1 3 にパンチングすることによって実行される。本実施形態において、スタート表示孔 7 1 は一方の収容孔 1 7 群列の線上に穿孔された 1 個の小孔によって構成されている。情報表示装置 4 はチップボンディングされていないエリアを認識することにより、スタート表示孔 7 1 を自動的に穿孔する。

【0025】例えば、テープキャリア 1 1 のアウタリード 1 6 に不良があると、テープキャリア 1 1 の収容孔 1 7 にはチップ 2 1 がボンディングされない。そこで、情報表示装置 4 はチップ 2 1 がボンディングされていない収容孔 1 7 を認識すると、テープキャリア 1 1 のテープ 1 3 における当該収容孔 1 7 の指定されたコーナ部に不良を表示する不良表示孔 7 2 を穿孔する。

【0026】情報表示装置 4 はピッチを表示するピッチ表示孔 7 3 を予め設定された所定のピッチ数毎に順次穿孔して行く。ピッチ表示孔 7 3 の位置は収容孔 1 7 の行数や送り孔 1 4 の数を予め設定された所定数だけ計数することにより特定される。本実施形態において、ピッチ表示孔 7 3 はテープ 1 3 の中心線上に穿孔された 1 個の小孔によって構成されており、このピッチ表示孔 7 3 が所定の間隔をもってテープ 1 3 に穿孔されて行く。

【0027】ところで、テープキャリアを使用した IC の製造方法において大量生産を実現するには、テープキャリアを粘着テープによって緊ぎ合わせることににより生産を継続させて行く必要がある。そのため、図 1 に示されているように、テープキャリア 1 1 の途中には粘着テープ 7 4 の粘着によって緊ぎ合わされた緊ぎ目 7 5 が構成されている。粘着テープ 7 4 はポリイミド製の粘着テープをテープ 1 3 の幅と同一の幅の長方形に切断されて形成されている。情報表示装置 4 はテープキャリア 1 1 の緊ぎ目 7 5 を表示する緊ぎ目表示孔 7 6 を、テープ 1 3 における粘着テープ 7 4 の始端側寄り位置に穿孔する。緊ぎ目表示孔 7 6 の位置は粘着テープ 7 4 を認識す

ることにより特定される。本実施形態において、緊ぎ目表示孔 7 6 は互いに隣合わせに並べられてそれぞれ穿孔された 2 個の小孔によって構成されている。すなわち、一方の小孔はテープ 1 3 の中心線上に穿孔され、他方の小孔はスタート表示孔 7 1 が配置された収容孔 1 7 群列と異なる他方の収容孔 1 7 群列の線上に穿孔される。

【0028】ところで、テープキャリアによる製造が長く継続されると、ロット変更や品種の変更が途中に介入する状況になる。このような場合には、テープキャリア 1 1 には途中でロットや品種が変更されていることを表示する必要がある。そのため、図 1 に示されているように、テープキャリア 1 1 の変更があった箇所にはチップボンディング装置 3 によってチップ 2 1 が所定行数（図示例では 2 行）だけ連続してチップボンディングされない変更表示エリア 7 7 が形成される。なお、チップボンディングされない場所は不良箇所と認識されるため、変更表示エリア 7 7 の収容孔 1 7 の片脇には不良表示孔 7 2 が、情報表示装置 4 によって自動的に穿孔されることになる。

【0029】情報表示装置 4 はこのチップボンディングされていない変更表示エリア 7 7 を認識することにより変更表示孔 7 8 を表示する。本実施形態において、変更表示孔 7 8 は互いに隣合わせに並べられてそれぞれ穿孔された 2 個の小孔によって構成されている。すなわち、一方の小孔はテープ 1 3 の中心線上に穿孔され、他方の小孔はスタート表示孔 7 1 が配置された収容孔 1 7 群列の線上に穿孔される。また、変更された製品の品種名やロット名等の製品を特定するのに必要な情報を表示するために、変更表示エリア 7 7 には表示マーク 7 0 が表示される。

【0030】最後に、テープキャリア 1 1 の終端部には終了を表示するエンド表示部としてのエンド表示孔 7 9 が、所定の位置に穿孔される。本実施形態において、エンド表示孔 7 9 はスタート表示孔 7 1 が配置された収容孔 1 7 群列とは異なる他方の収容孔 1 7 群列の線上に穿孔された 1 個の小孔によって構成されている。情報表示装置 4 はチップボンディング装置 3 から送信されて来る終了信号によって、エンド表示孔 7 9 を自動的に穿孔する。

【0031】以上のようにして情報表示装置 4 によって所定の位置に製造制御に関する情報を表示する表示部を表示されたテープキャリア 1 1 は、キュア装置 5 に送り込まれる。キュア装置 5 はテープキャリア 1 1 を全体的に加熱することにより、チップ 2 1 を中央部のアウタリード 1 6 a に接着した接着剤層 2 4 を硬化（キュア）させる。

【0032】次いで、ワイヤボンディング装置 6 において、図 6 に示されているように、チップ 2 1 の各電極パッド 2 2 と各接続孔 1 8 の底で露出した両脇のアウタリード 1 6 のそれぞれとの間には各ワイヤ 2 6 がボンディ

ングされる。ワイヤ26を構成する線材としては金線が使用される。アウトリード16の表面には金めっき被膜（図示せず）が被着されているため、ボンダビリティはきわめて良好となる。これにより、チップ21は各ワイヤ26を介して両脇のアウトリード16のそれぞれに電氣的に接続された状態になる。ちなみに、中央部のアウトリード16aはチップ21および両脇のアウトリード16群から電氣的にフローティングされた状態になっている。

【0033】以上のようにして、テープキャリア11にチップおよびワイヤボンディングが実施された組立体27は、バッファ装置7を介してトランスファ成形装置40に送り込まれる。トランスファ成形装置40はテープキャリア11に複数の樹脂封止体28をパッチ処理によって一括して成形する。そこで、バッファ装置7はワイヤボンディング装置6のピッチ送りによる処理時間と、トランスファ成形装置40のパッチ処理による処理時間との差をテープキャリア11を弛ませることによって吸収する。また、バッファ装置7はテープキャリア11に形成された緊き目表示孔76を検出した場合には、緊き目75に粘着された粘着テープ74がトランスファ成形装置40に挟み込まれるのを未然に防止する。

【0034】図7に示されているトランスファ成形装置40は型締め装置（図示せず）等により互いに型合わせされる上型41と下型42とを備えている。上型41の合わせ面にはキャビティー43が複数個、2列横隊に整列されて設けられている。下型42の合わせ面にはポット44が一对、キャビティー43の2列の外側にそれぞれ開設されており、各ポット44にはシリンダ装置（図示せず）によって上下駆動されるプランジャ45が進退自在に嵌入されている。

【0035】上型41の合わせ面には各カル46が各ポット44にそれぞれ対向されて設けられており、各カル46にはキャビティー43の2列に対応した一对のランナ47、47がそれぞれ接続されている。両ランナ47、47はキャビティー43の両列の外側において各列と平行にそれぞれ敷設されており、両ランナ47、47には各列におけるキャビティー43毎に開設された各ゲート48がそれぞれ接続されている。また、両ランナ47、47は後述するように組立体27がトランスファ成形装置40に設置された状態において、テープキャリア11の両端辺に接した状態になるようにそれぞれ敷設されている。

【0036】図8に示されているように、各キャビティー43の穴底に相当する天井面には凹形状部としての凹面鏡形状部49が形成されており、この凹面鏡形状部49によって樹脂封止体28の上面には凸形状部としての凸面鏡形状部29が成形されるようになっている。また、各キャビティー43の天井面のゲート48と反対側の端辺における中央部には、平面視が略半長円形状の凸

部50が一定高さで低く突設されている。凸部50の中心線上にはエジェクタピン案内孔51が開設されており、エジェクタピン案内孔51にはエジェクタピン52が進退自在に挿通されている。

【0037】以上のように構成されたトランスファ成形装置40によって樹脂封止体28が樹脂成形される際に、組立体27は下型42の上に各チップ21を上向きにされた状態でセットされる。成形材料としての成形用樹脂が突き固められたタブレット（図示せず）はポット44に投入される。この際、成形用樹脂としては、後記するICカードのカード本体の色と同一または近い色の成形用樹脂が使用される。例えば、COB・ICの使用されるICカードのカード本体の色が白である場合には、白に着色された成形用樹脂が使用される。つまり、ICパッケージの樹脂封止体の成形材料として通常使用されるカーボン（黒）が混入された成形用樹脂だけではなく他の成形用樹脂も使用される。この理由は、COB・ICがICカードに使用された際に、ICカードの保護カバーを透かして樹脂封止体28の色が見えるのを避けるためである。

【0038】次いで、上型41と下型42とが型締めされる。この際、テープキャリア11における粘着テープ74が型合わせ面間に挟み込まれることを、緊き目表示孔76の検出による制御によって予め回避される。型締めされると、上型41のキャビティー43の内部にチップ21が収容された状態になるとともに、キャビティー43の外周縁およびゲート48がテープキャリア11のキャビティー用レジスト層19およびゲート用レジスト層20にそれぞれ押接した状態になる。この状態において、両ランナ47、47の内側端辺はテープキャリア11の両端辺にそれぞれ接した状態になる。

【0039】タブレットがヒータ（図示せず）によって加熱されて熔融し液状の樹脂（以下、レジンという。）53になると、レジン53がプランジャ45によってポット44から押し出され、ランナ47およびゲート48を通じてキャビティー43にそれぞれ充填される。所定時間が経過すると、充填されたレジン53は熟硬化する。レジン53はランナ47およびゲート48を搬送（トランスファ）されてキャビティー43に充填されるため、途中の搬送路であるランナ47およびゲート48においてもレジン53が充填されて硬化した状態になる。

【0040】搬送および充填される際に、液状のレジン53は上型41と下型42との合わせ面間から漏洩しようとするが、キャビティー43の外周縁およびゲート48に押接したテープキャリア11のキャビティー用レジスト層19およびゲート用レジスト層20が丁度パッキングの役目を果たすため、漏洩の発生は防止される。したがって、レジンフラッシュの発生は防止される。また、型締めに伴って、アウトリード16には所謂圧痕が

付くが、キャビティー43の外周縁およびゲート48に押接したテープキャリア11のキャビティー用レジスト層19およびゲート用レジスト層20が丁度クッションになるため、アウトリード16に所謂圧痕が付く現象は防止される。ちなみに、緊き目表示孔76の検出による制御によって粘着テープ74が型合わせ面間に挟み込まれるのを防止されているため、粘着テープ74の段差による漏洩は起こらない。

【0041】キャビティー43に充填されたレジン53が熟硬化された後に、上型41と下型42とが型開きされるとともに、キャビティー43によって成形された樹脂封止体28がキャビティー43からエジェクタピン52によって突き出されて離型される。

【0042】樹脂封止体28において、テープキャリア11と反対側の主面にはキャビティー43の凹面鏡形状部49によって凸面鏡形状部29が成形されている。凸面鏡形状部29の外周辺の一部にはキャビティー43の凸部50によって凹部50Aが没設されており、この凹部50Aの底にはエジェクタピン52によってエジェクタピン痕52Aが形成されている。

【0043】万一、図8(b)に示されているように、エジェクタピン案内孔51とエジェクタピン52との隙間によってエジェクタピン痕52Aの周囲に突起形状のバリ51Aが形成されたとしても、エジェクタピン痕52Aが凹部50Aの底に形成されるため、バリ51Aは凸面鏡形状部29の上には突出しない。このようにバリ51Aが凸面鏡形状部29の上に突出しない場合には、例えば、バリ51Aが発生した場合であっても、COB・IC10のICカードへの実装に際しての障害の発生は回避することができる。

【0044】以上のようにして樹脂封止体28が成形され離型されると、図9に示されている成形品30が製造された状態になる。図9に示されている成形品30において、テープキャリア11の各単位キャリア12のシート15には樹脂封止体28が成形され、アウトリード16群は樹脂封止体28の一主面において露出した状態になっている。テープキャリア11の両端辺には一対のランナ47、47の成形体（以下、ランナ成形体という。）47A、47Aがそれぞれ添着された状態になっている。すなわち、各ランナ成形体47Aの内側端辺はテープ13の端辺に付着した状態になっている。各ランナ成形体47Aに連結した各ゲート48の成形体（以下、ゲート成形体という。）48Aはテープキャリア11のゲート用レジスト層20の上に付着した状態になっている。

【0045】成形品30はトランスファ成形装置40から残渣成形体除去装置8に送り込まれる。残渣成形体除去装置8は成形品30のランナ成形体47Aおよびゲート成形体48A等をテープキャリア11から図10に示されているように除去する。この際、ランナ成形体47

Aの内側端辺はテープ13の端辺に添着した状態になっているため、ランナ成形体47Aがテープ13から外されると、テープ13の端辺はレジンフラッシュが残存することのない綺麗な表面状態になる。すなわち、ランナ47から漏洩したレジン53がテープ13の端辺に薄く付着してレジンフラッシュを形成している場合には、レジンフラッシュがテープ13の端辺の表面に付着したまま残ってしまうが、ランナ成形体47Aがテープ13の端辺に添着している場合には、レジンフラッシュは発生せず、テープ13の端辺の表面にはレジンフラッシュを残さずにランナ成形体47Aを外すことができる。

【0046】また、ランナ成形体47Aに連結した各ゲート成形体48Aはテープキャリア11のゲート用レジスト層20の上に付着した状態になっているため、ゲート用レジスト層20とテープ13との界面において綺麗に剥離される。その結果、ゲート成形体48Aは樹脂封止体28との境目において所謂チョコレートブレーキング作用によって切断されるため、樹脂封止体28から容易かつ綺麗に切り離される。

20. 【0047】以上のようにしてランナ成形体およびゲート成形体等が除去されテープキャリア11に樹脂封止体28群が成形された図10に示されている成形品（以下、中間製品という。）31は、アンローディング装置9に送り込まれてリール形状に巻き取られる。この際、中間製品31のテープ13は可撓性を有しているため、リール形状に巻回することができる。また、テープキャリア11のテープ13における両方の端辺にはレジンフラッシュが残存していないため、中間製品31が巻回されても、レジンフラッシュによる異物は発生しない。

30. 【0048】巻回されると、樹脂封止体28に外力が作用する状態になる。しかし、チップ21自体がテープ13すなわちシート15の厚さ分だけ厚く設定されていることにより、強度が増強されているため、障害が発生することはない。

【0049】リール形状に巻回された中間製品31はICカードへの実装に際して、シート15の外形線において略長方形形状に切断される。これにより、図2および図3に示されている前記構成に係るCOB・IC10が製造されたことになる。

40. 【0050】以上のようにして製造されたCOB・IC10はICカード32に図11に示されているように実装される。ICカード32は塩化ビニール等の樹脂が使用されて長方形のカード形状に成形された本体33を備えており、本体33の一主面（以下、表側面とする。）には収納凹部34が長手方向における一端部の中央部に没設されている。収納凹部34はCOB・IC10のシート15と略等しい大きさの大径凹部35と、COB・IC10の樹脂封止体28と略等しい大きさの小径凹部36とを備え、大径凹部35と小径凹部36とが同心的に配置された段付き穴形状に形成されている。



【0051】COB・IC10は収納凹部34に樹脂封止体28側を内側に向けられて収納され、収納凹部34の内部における大径凹部35と小径凹部36との間の段差面に薄く形成された接着剤層37によって接着される。この際、エジェクタピン痕52Aにバリ51A（図8参照）が突出していたとしても、凹部50Aの内部に収まった状態になっているため、収納凹部34内へのCOB・IC10の収納の障害物とはならない。

【0052】接着剤層37によって収納凹部34に固定された状態において、COB・IC10のアウタリード16は収納凹部34において本体33の表面に露出した状態になっている。本体33の表側面および裏側面にはアウタリード16群の領域を除いて透明の保護カバー（図示せず）がそれぞれ形成される。

【0053】ところで、ICカード32は人が携帯して使用するものであるため、多種多様の強度試験が実施される。その一例として、ICカード32のCOB・IC10の樹脂封止体28における中央部をボールで押す点圧試験がある。前記構成に係るCOB・IC10の樹脂封止体28は凸面鏡形状部29を備えているため、点圧試験に対する強度はきわめて高い。すなわち、樹脂封止体28の中央部は厚くなっているばかりでなく、凸面鏡形状部29の曲面によって点圧が分散されるため、点圧試験に対する耐力はきわめて良好になる。

【0054】以上本発明者によってなされた発明を実施形態に基づき具体的に説明したが、本発明は前記実施形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいふまでもない。

【0055】例えば、前記実施形態においてはCOB・ICの製造方法について説明したが、他のTCP・ICの製造方法にも適用することができる。

【0056】テープキャリアにチップを搭載する搭載工程は、チップがテープキャリアに固着される固着工程、および、テープキャリアに固着されたアウタリードとチップの電極パッケージとが電氣的に接続される接続工程によって構成するに限らない。例えば、テープ・オートメテッド・ボンディング（TAB）技術を使用したTCP・ICの製造方法においては、搭載工程はチップがテープキャリアに機械的かつ電氣的に接続されるように構成してもよい。

【0057】テープキャリアに樹脂封止体を成形する樹脂封止体成形工程は、樹脂封止体を加圧成形法の一例であるトランスファ成形方法によって成形するように構成するに限らない。例えば、TCP・ICの製造方法においては、樹脂封止体成形工程は樹脂封止体をポッティング法によって成形するように構成してもよい。

【0058】表示部はテープに開設される小孔によって構成するに限らず、印刷法やスタンピング法等によって構成してもよい。

【0059】表示部としては、開始を表示するスタート

表示部、終了を表示するエンド表示部、変更を表示する変更表示部、不良を表示する不良表示部、ピッチを表示するピッチ表示部、テープキャリアの緊ぎ目を表示する緊ぎ目表示部とを設定するに限らず、適宜増減することができる。

【0060】一貫製造装置における各工程を実施する実行装置のレイアウトは、前記実施形態に限定されるものではない。

【0061】以上の説明では主として本発明者によってなされた発明をその背景となった利用分野であるスマートカードやメモ리카ードのICカードおよびそれに使用されるCOB・ICに適用した場合について説明したが、それに限定されるものではなく、他のICカード、さらには、携帯電話等の電子機器等に使用されるCOB・ICやTCP・ICに適用することができる。

【0062】

【発明の効果】本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、次の通りである。

【0063】長手方向に送られて半導体チップが搭載されて行くテープキャリアのテープに、例えば、テープキャリアの緊ぎ目を表示する緊ぎ目表示部をテープキャリアにおける緊ぎ目の上手に付することにより、トランスファ成形方法の実施に際して緊ぎ目を予め認識することができるため、緊ぎ目を避けることができ、その結果、テープキャリアへの樹脂封止体のトランスファ成形方法による成形を実現することができる。

【図面の簡単な説明】

【図1】本発明の一実施の形態であるCOB・ICの製造方法を示しており、（a）はその製造装置の模式図、（b）はその製品の一部省略平面図、（c）は（b）のc-c線に沿う拡大部分断面図である。

【図2】COB・ICを示しており、（a）は正面断面図、（b）は一部切斷側面図、（c）は（b）のc-c線に沿う拡大部分正面断面図である。

【図3】COB・ICの一部切斷平面図である。

【図4】本発明の一実施の形態であるCOB・ICの製造方法に使用されるテープキャリアを示しており、

（a）は右側が一部省略平面図で、左側が一部省略底面図であり、（b）は（a）のb-b線に沿う正面断面図である。

【図5】チップ固着工程後を示しており、（a）は右側が一部省略平面図で、左側が一部省略底面図であり、

（b）は（a）のb-b線に沿う正面断面図である。

【図6】接続工程後を示しており、（a）は右側が一部省略平面図で、左側が一部省略底面図であり、（b）は（a）のb-b線に沿う正面断面図である。

【図7】樹脂封止体成形工程を示しており、（a）は上型の一部省略底面図、（b）は正面断面図である。

【図8】同じく樹脂封止体成形工程を示しており、

(a) は拡大断面図、(b) は離型後を示す拡大断面図である。

【図9】樹脂封止体成形工程後を示しており、(a) は一部省略平面図、(b) は正面断面図である。

【図10】ランナ成形体およびゲート成形体除去後を示しており、(a) は右側が一部省略平面図で、左側が一部省略底面図であり、(b) は(a)のb-b線に沿う正面断面図である。

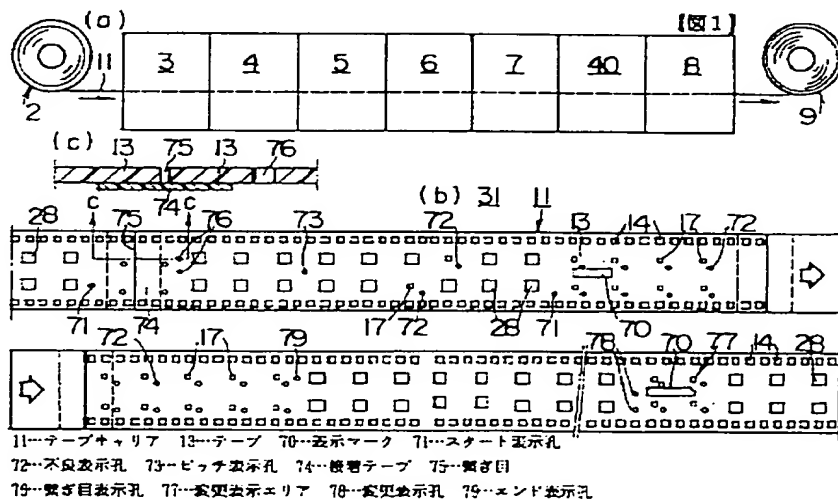
【図11】COB・ICが使用されたICカードを示しており、(a) は平面図、(b) は(a)のb-b線に沿う拡大断面図である。

#### 【符号の説明】

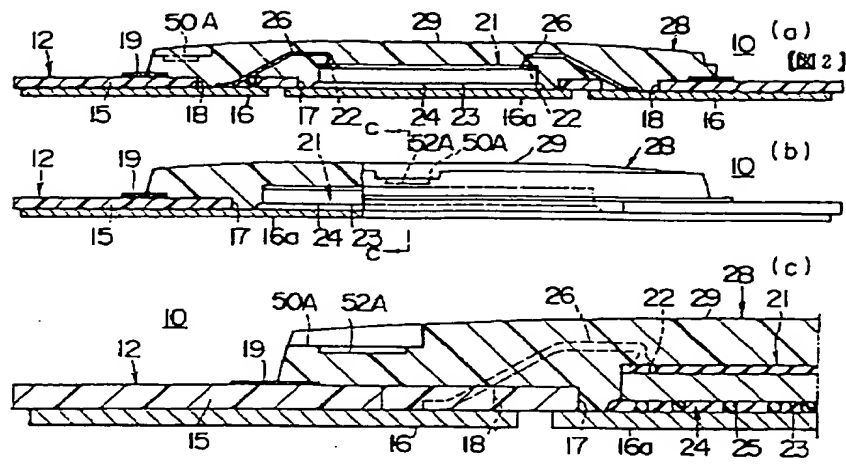
1…COB・ICの一貫製造装置（一貫製造装置）、2…ローディング装置、3…チップボンディング装置、4…情報表示装置、5…キュア装置、6…ワイヤボンディング装置、7…パッファ装置、8…残渣成形体除去装置、9…アンローディング装置、10…COB・IC（半導体装置）、11…テープキャリア、12…キャリア（単位キャリア）、13…テープ、14…送り孔、15…シート、16…アウタリード、16a…中央部のアウタリード、17…半導体チップ収容孔（収容孔）、18…接続孔、19…キャビティ用レジスト層、20…

ゲート用レジスト層、21…チップ（半導体チップ）、22…電極パッド、23…VCC電極、24…接着剤層、25…フィラー、26…ワイヤ、27…組立体、28…樹脂封止体、29…凸面鏡形状部（凸形状部）、30…成形品、31…成形品（中間製品）、32…ICカード、33…本体、34…収納凹部、35…大径凹部、36…小径凹部、37…接着剤層、40…トランスファ成形装置、41…上型、42…下型、43…キャビティ、44…ポット、45…プランジャ、46…カル、47…ランナ、47A…ランナ成形体、48…ゲート、48A…ゲート成形体、49…凹面鏡形状部（凹形状部）、50…凸部、50A…凹部、51…エジェクタピン案内孔、51A…バリ、52…エジェクタピン、52A…エジェクタピン痕、53…液状の樹脂（レジ）、70…表示マーク（表示部）、71…スタート表示孔（スタート表示部）、72…不良表示孔（不良表示部）、73…ピッチ表示孔（ピッチ表示部）、74…粘着テープ、75…緊き目、76…緊き目表示孔（緊き目表示部）、77…変更表示エリア、78…変更表示孔（変更表示部）、79…エンド表示孔（エンド表示部）。

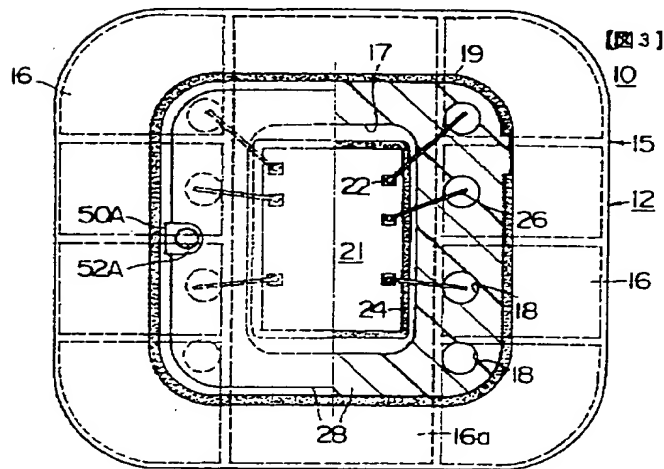
【図1】



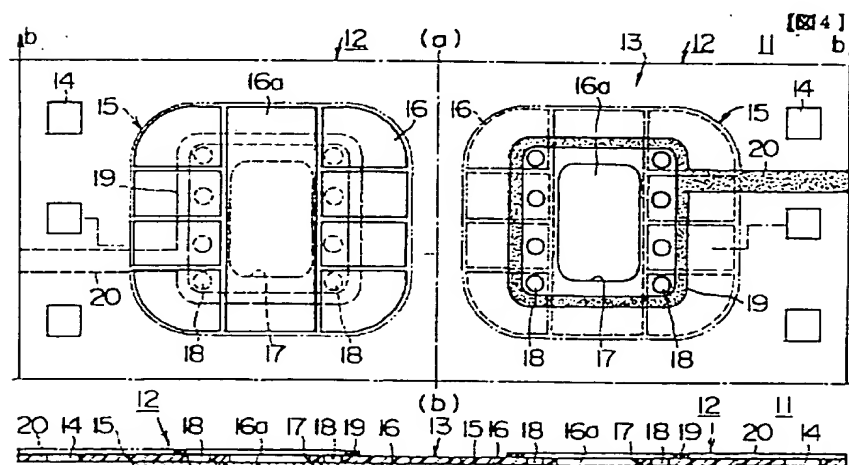
【図 2】



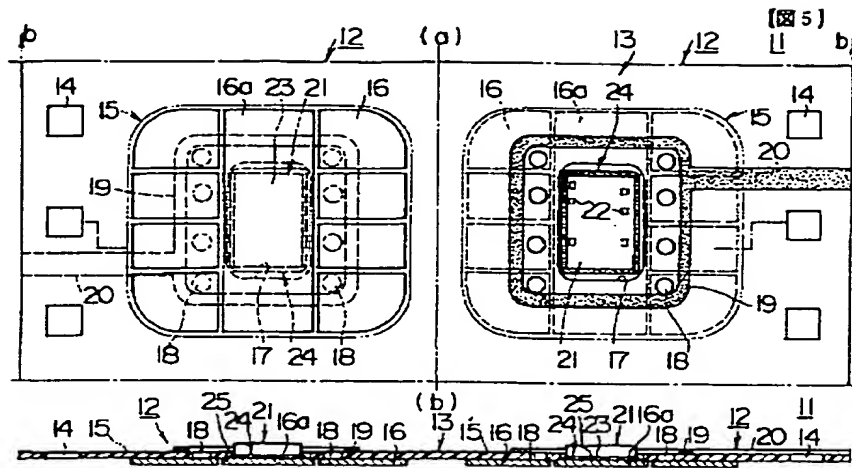
【図 3】



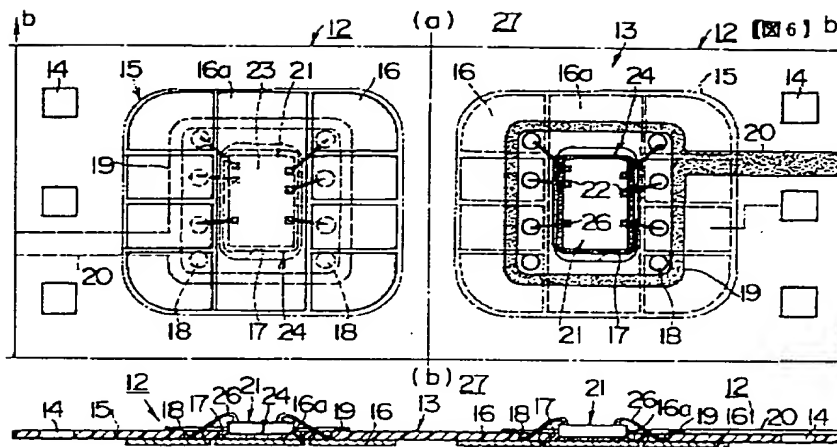
【図 4】



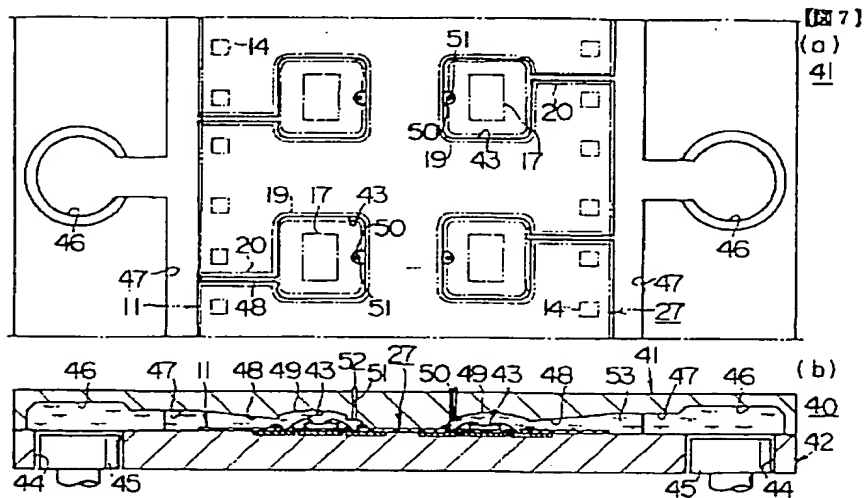
【図 5】



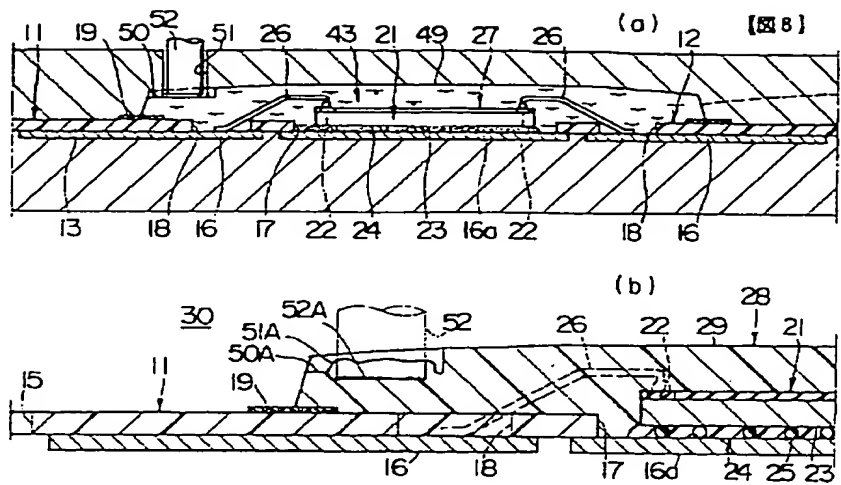
【図 6】



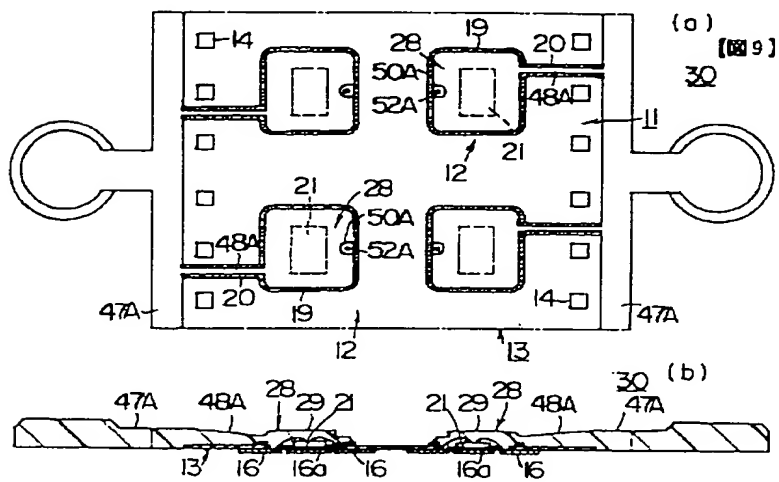
【図 7】



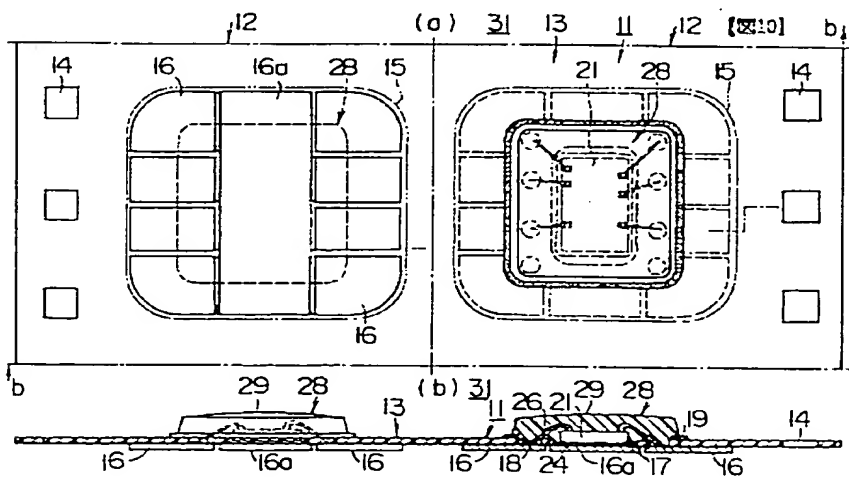
【圖 8】



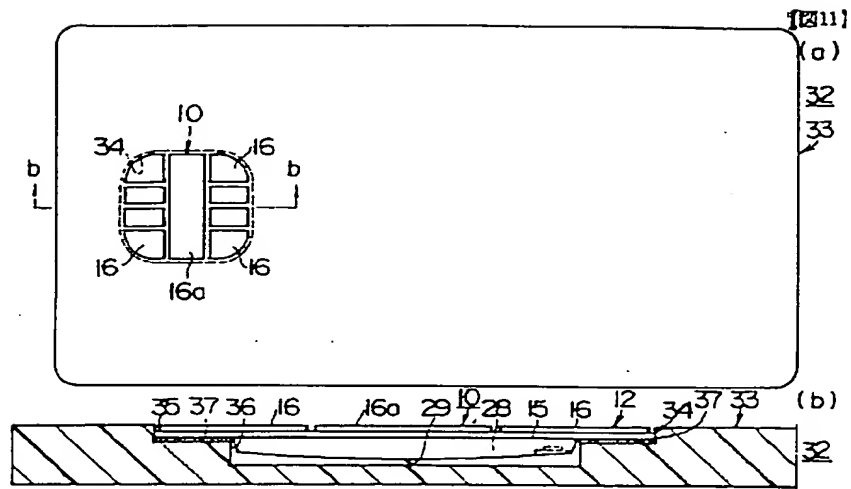
【図 9】



【☒ 10】



【図 1 1】



フロントページの続き

(72)発明者 遠藤 恒雄  
東京都小平市上水本町五丁目20番1号 株  
式会社日立製作所半導体事業部内

(72)発明者 中嶋 浩一  
埼玉県入間郡毛呂山町大字旭台15番地 日  
立東部セミコンダクタ株式会社内